

# A VERTICALLY ALIGNED MODE LIQUID CRYSTAL DISPLAY

Patent number: JP2005524874T

Publication date: 2005-08-18

Inventor:

Applicant:

Classification:

- international: **G02F1/1337; G02F1/1333; G02F1/1343; G02F1/1368; G02F1/139; H01L21/336; H01L29/786; G02F1/13; H01L21/02; H01L29/66; (IPC1-7): G02F1/1343; G02F1/1337; G02F1/1368; H01L21/336; H01L29/786**

- european: G02F1/1333D; G02F1/139E

Application number: JP20040504042T 20020621

Priority number(s): KR20020025535 20020509; WO2002KR01187 20020621

Also published as:

WO03096113 (A1)  
US2005231671 (A1)  
KR20030087682 (A)  
CN1625714 (A)  
AU2002313329 (A1)

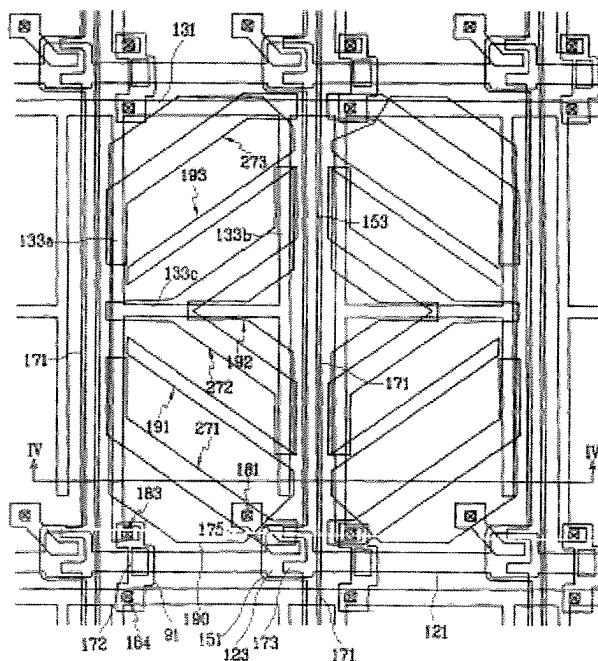
more >>

[Report a data error here](#)

Abstract not available for JP2005524874T

Abstract of correspondent: **WO03096113**

A plurality of gate lines and a plurality of data lines intersecting each other are formed on a first insulating substrate and a plurality of pixel electrode having a plurality of first cutouts are formed on the respective pixel areas defined by the data lines and the gate lines. A thin film transistor is connected to each pixel electrode. A reference electrode having a plurality of second cutouts is formed on a second substrate opposite the first substrate. The first cutouts and the second cutouts in the adjacent two pixel areas opposite each other with respect to one data line have an inversion symmetry with respect to the data line.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-524874

(P2005-524874A)

(43) 公表日 平成17年8月18日(2005. 8. 18)

(51) Int. Cl. <sup>7</sup>

F 1

テーマコード (参考)

G02 F 1/1343

G02 F 1/1343

2H090

G02 F 1/1337

G02 F 1/1337 505

2H092

G02 F 1/1368

G02 F 1/1368

5F110

H01 L 21/336

H01 L 29/78 612 Z

H01 L 29/786

審査請求 未請求 予備審査請求 未請求 (全 28 頁)

(21) 出願番号 特願2004-504042 (P2004-504042)  
(86) (22) 出願日 平成14年6月21日 (2002. 6. 21)  
(85) 翻訳文提出日 平成16年11月9日 (2004. 11. 9)  
(86) 国際出願番号 PCT/KR2002/001187  
(87) 国際公開番号 W02003/096113  
(87) 国際公開日 平成15年11月20日 (2003. 11. 20)  
(31) 優先権主張番号 2002/25535  
(32) 優先日 平成14年5月9日 (2002. 5. 9)  
(33) 優先権主張国 韓国 (KR)

(71) 出願人 591028452  
サムスン エレクトロニクス カンパニー  
リミテッド  
SAMSUNG ELECTRONICS  
COMPANY, LIMITED  
大韓民国, 442-373 キョンキード  
、スウォン-シ、ヨントン-グ、マエタン  
ードン, 416  
(74) 代理人 100094145  
弁理士 小野 由己男  
(74) 代理人 100106367  
弁理士 稲積 朋子

最終頁に続く

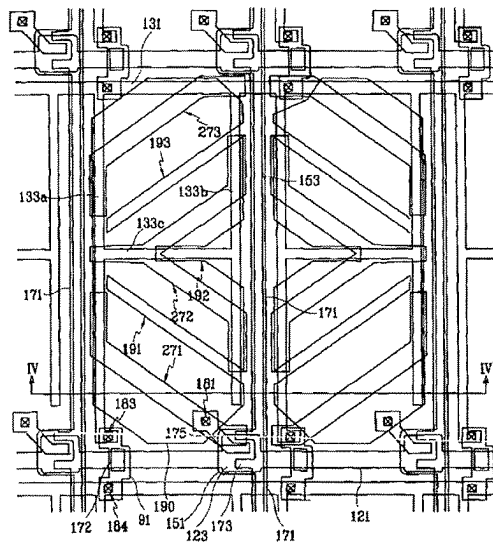
(54) 【発明の名称】 垂直配向型液晶表示装置

(57) 【要約】

【課題】 開口率の向上と画像信号の歪曲減少のための垂直配向型液晶表示装置

【解決手段】

第1絶縁基板上にゲート線とデータ線とが互いに交差するように形成されており、データ線とゲート線によって定義される画素領域ごとに第1切開部を有する画素電極が形成されている。画素電極には、薄膜トランジスタが連結されている。第1絶縁基板と対向している第2絶縁基板上に、第2切開部を有する基準電極が形成されている。この時、データ線を中心にして両方に位置する二つの画素領域において、第1切開部と第2切開部は各々データ線に対して反転対称をなしている。これにより、液晶表示装置の開口率を向上し、画像信号の歪曲を減少させることができる。



## 【特許請求の範囲】

## 【請求項 1】

絶縁基板と、  
前記絶縁基板上に形成されているゲート線と、  
前記ゲート線上に形成されているゲート絶縁膜と、  
前記ゲート絶縁膜上に形成されているデータ線と、  
前記データ線上に形成されている保護膜と、  
前記保護膜上に形成され、切開部を有する画素電極を含む液晶表示装置用薄膜トランジスタ基板において、  
前記薄膜トランジスタ基板を上から見た時、前記データ線を中心にしてその両方に位置する画素電極の切開部が互いに反転対称をなすことを特徴とする、薄膜トランジスタ基板 10

## 【請求項 2】

前記画素電極の切開部は、  
前記画素電極を上下に両分する位置に横方向に形成されている横切開部と、  
両分した前記画素電極の上下部に各々斜線方向に形成されている斜線切開部を含み、  
前記上下の斜線切開部は互いに垂直であることを特徴とする、請求項 1 に記載の薄膜トランジスタ基板。

## 【請求項 3】

前記ゲート線と平行に形成されている維持電極線と、前記維持電極線に連結されている維持電極を有する維持電極配線とをさらに含む、請求項 1 に記載の薄膜トランジスタ基板 20

## 【請求項 4】

前記ゲート線を中心にしてその両方に位置する 2 つの前記維持電極配線を連結する維持配線連結ブリッジをさらに含む、請求項 3 に記載の薄膜トランジスタ基板。

## 【請求項 5】

第 1 絶縁基板と、  
前記第 1 絶縁基板上に形成されている第 1 配線と、  
前記第 1 配線と絶縁されて交差している第 2 配線と、  
前記第 1 配線と前記第 2 配線によって定義される画素領域ごとに形成されている画素電極と、 30  
前記第 1 配線、前記第 2 配線及び前記画素電極に各々ゲート電極、ソース電極及びドレイン電極が連結されている薄膜トランジスタと、  
前記第 1 絶縁基板と対向している第 2 絶縁基板と、  
前記第 2 絶縁基板上に形成されている基準電極と、  
前記第 1 絶縁基板または前記第 2 絶縁基板のうちの一方に形成されている第 1 ドメイン分割手段と、  
前記第 1 絶縁基板または前記第 2 絶縁基板のうちの一方に形成されている第 2 ドメイン分割手段を含み、  
前記データ線を中心にして両方に位置する二つの画素領域において、前記第 1 ドメイン分割手段と前記第 2 ドメイン分割手段とが各々前記データ線に対して反転対称をなすことを特徴とする、液晶表示装置。 40

## 【請求項 6】

前記画素電極の前記第 1 ドメイン分割手段は切開部を含み、  
前記切開部は、前記画素電極を上下に両分する位置に横方向に形成されている横切開部と、両分した前記画素電極の上下部に各々斜線方向に形成されている 2 つの斜線切開部とを含み、  
上下の前記斜線切開部は互いに垂直をなしており、  
前記基準電極の第 2 ドメイン分割手段と前記第 1 ドメイン分割手段との間には前記斜線切開部が介在しており、前記斜線切開部と平行な斜線部と前記画素電極の端とが重畳して 50

いる屈折部を更に含む、請求項 5 に記載の液晶表示装置。

【請求項 7】

前記画素電極の前記第 1 ドメイン分割手段は、前記画素電極の中央を横方向へ進み途中で分岐して上下斜線方向に広がる中央切開部と、

前記画素電極の上半部と下半部とに位置し、各々が斜線方向にのびている斜線切開部を含み、

前記基準電極の第 2 ドメイン分割手段は、前記第 1 ドメイン分割手段の斜線切開部の間に位置し、前記画素電極の端及び前記データ線とが重なっている重畳部と、前記斜線切開部と平行な斜線部とをさらに含む、請求項 5 に記載の液晶表示装置。

【請求項 8】

前記重畳部は、前記データ線と前記データ線の両方に位置する二つの画素電極の端とが同時に重畳することを特徴とする、請求項 7 に記載の液晶表示装置。

【請求項 9】

前記第 2 ドメイン分割手段は誘電体の突起であることを特徴とする、請求項 5 に記載の液晶表示装置。

【請求項 10】

絶縁基板上にゲート線と、前記ゲート線と連結されているゲート電極と、前記ゲート線と連結されているゲートパッドとを含むゲート配線を形成する段階と、

ゲート絶縁膜を形成する段階と、

半導体層を形成する段階と、

前記ゲート線と交差するデータ線と、前記データ線と連結されているデータパッドと、前記データ線と連結され、前記ゲート電極に隣接するソース電極と、前記ソース電極の対向側に位置するドレーン電極と、を含むデータ配線を導電物質を積層しパターニングして形成する段階と、

保護膜を形成する段階と、

前記ゲートパッドと、前記データパッドと前記ドレーン電極とを、前記ゲート絶縁膜と共に前記保護膜をパターニングして各々露出する接触孔を形成する段階と、

前記接触孔を通じて前記ゲートパッドと前記データパッドと前記ドレーン電極とが各々連結される補助ゲートパッドと、補助データパッドと、画素電極とを、透明導電膜を積層しパターニングして形成する段階を含み、

前記画素電極を形成する段階において、前記データ線に対して両側に位置する二つの画素電極が互いに反転対称をなすように形成する段階を含む、薄膜トランジスタ基板の製造方法。

【請求項 11】

前記データ配線及び前記半導体層は、第 1 部分と、前記第 1 部分よりも厚さの薄い第 2 部分と、前記第 2 部分よりも厚さの薄い第 3 部分とを有する感光膜パターンを用いる写真エッチング工程において共に形成される段階を更に含む、請求項 10 に記載の薄膜トランジスタ基板の製造方法。

【請求項 12】

前記写真エッチング工程において、

前記第 2 部分は前記ソース電極と前記ドレーン電極の間に位置するように形成され、

前記第 1 部分は前記データ配線上部に位置するように形成される段階を更に含む、

請求項 11 に記載の薄膜トランジスタ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、垂直配向モード液晶表示装置に関し、特に電極に切開パターンを形成して広視野角を確保する垂直配向モード液晶表示装置に関する。

【背景技術】

【0002】

10

20

30

40

50

液晶表示装置は、一般に、基準電極とカラーフィルターが形成されている上部基板と薄膜トランジスタと画素電極が形成されている下部基板との間に誘電体異方性を有する液晶物質を注入し、画素電極と基準電極に互いに異なる電位を印加することによって電界を形成して液晶分子の配列を変更させ、これによって光の透過率を調節することによって画像を表現する装置である。

【0003】

その中でも電界が印加されない状態で液晶分子の長軸を上下基板に対して垂直をなすように配列した垂直配向モード液晶表示装置は、コントラスト比が大きく広視野角の実現が容易であるため脚光を浴びている。

【0004】

垂直配向モード液晶表示装置において広視野角を実現するための手段としては、電極に切開パターンを形成する方法と突起を形成する方法などがある。これらの方法全ては、フリンジフィールドを形成し、液晶分子の傾斜方向を4方に均一に分散させることによって広視野角を確保する方法である。

【0005】

一方、液晶表示装置の薄膜トランジスタ基板には、走査信号を伝達するゲート線と画像信号を伝達するデータ線など複数の配線が形成され、これら配線は、自体抵抗と周辺配線または上部基板の基準電極とのカップリングによる静電容量を有する。このような自体抵抗と静電容量は各配線に負荷として作用し、RC遅延のように配線を通じて伝えられる信号を歪曲させる。特に、データ線と基準電極の間のカップリングによる静電容量は、その二つの間に位置する液晶分子を駆動しデータ線周辺での光漏れを誘発して画質を低下させ、また、このような光漏れを遮断するためにブラックマトリックスを広く形成しなければならないため、開口率を低下させる原因になる。

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明が目的とする技術的課題は、データ配線の負荷を減少させて画質を向上させることである。本発明の他の技術的課題は、データ線と基準電極の間のカップリングによる静電容量を減少させ、データ線周辺の光漏れを減少させることである。

【課題を解決するための手段】

【0007】

このような課題を解決するために本発明では、データ線を中心にその両方に位置する切開部が互いに反転対称をなすように配置する。

【0008】

具体的には、絶縁基板と、前記絶縁基板上に形成されているゲート線と、前記ゲート線上に形成されているゲート絶縁膜と、前記ゲート絶縁膜上に形成されているデータ線と、前記データ線上に形成されている保護膜と、前記保護膜上に形成され、切開部を有する画素電極を含む液晶表示装置用薄膜トランジスタ基板において、前記薄膜トランジスタ基板を上から眺めた時に、前記データ線を中心にその両方に位置する画素電極の切開部が互いに反転対称をなす薄膜トランジスタ基板とを用意する。

【0009】

この時、前記画素電極の切開部は、前記画素電極を上下に両分する位置に横方向に形成されている横切開部と、両分した前記画素電極の上下部に各々斜線方向に形成されている斜線切開部とを含み、前記上下の斜線切開部は互いに垂直をなすように設ける。また、前記ゲート線と平行に並んで形成されている維持電極線と、前記維持電極線に連結されている維持電極を有する維持電極配線をさらに含み、前記ゲート線を中心にしてその両方に位置する2つの維持電極配線を連結する維持配線連結ブリッジをさらに含む。

【0010】

また、本発明では、第1絶縁基板と、前記第1絶縁基板上に形成されている第1配線と、前記第1配線と絶縁されて交差している第2配線と、前記第1配線と前記第2配線によ

10

20

30

40

50

って定義される画素領域ごとに形成されている画素電極と、前記第1配線と、前記第2配線及び前記画素電極に各々ゲート電極、ソース電極及びドレーン電極が連結されている薄膜トランジスタと、前記第1絶縁基板と対向している第2絶縁基板、前記第2絶縁基板上に形成されている基準電極と、前記第1絶縁基板または前記第2絶縁基板のうちの一方に形成されている第1ドメイン分割手段と、前記第1絶縁基板または前記第2絶縁基板のうちの一方に形成されている第2ドメイン分割手段とを含み、前記データ線を中心にして両方に位置する二つの画素領域において、前記第1ドメイン分割手段と前記第2ドメイン分割手段とが各々前記データ線に対して反転対称をなしている液晶表示装置を用意する。

#### 【0011】

この時、前記画素電極の第1ドメイン分割手段は、前記画素電極を上下に両分する位置に横方向に形成されている横切開部と、両分した前記画素電極の上下部に各々斜線方向に形成されている2つの斜線切開部とを含み、前記上下の斜線切開部は互いに垂直をなし、前記基準電極の第2ドメイン分割手段と、前記第1ドメイン分割手段との間には斜線切開部が介在し、斜線切開部と平行な斜線部と前記画素電極の端とが重なっている屈折部を含むように配置する。または、前記画素電極の第1ドメイン分割手段は、前記画素電極の中央を横方向に進み途中で分岐して上下斜線方向に広がる中央切開部と、前記画素電極上半部と下半部とに位置し、各々斜線方向にのびている斜線切開部を含み、前記基準電極の第2ドメイン分割手段は、前記第1ドメイン分割手段の斜線切開部の間に位置し、前記画素電極の端及び前記データとが重なっている重畳部と、前記斜切開部と平行な斜線部とを更に含むように配置する。この時、前記重畳部は前記データ線と前記データ線の両方に位置する二つの画素電極の端とが同時に重畳する。また、前記第2ドメイン分割手段は誘電体の突起であることを特徴とする。

#### 【0012】

このような構造の薄膜トランジスタ基板は、絶縁基板上にゲート線と、前記ゲート線と連結されているゲート電極と、前記ゲート線と連結されているゲートパッドとを含むゲート配線を形成する段階と、ゲート絶縁膜を形成する段階と、半導体層を形成する段階と、導電物質を積層しパターンニングして前記ゲート線と交差するデータ線と、前記データ線と連結されているデータパッドと、前記データ線と連結され、前記ゲート電極に隣接するソース電極と前記ゲート電極に対して前記ソース電極の対向側に位置するドレーン電極を含むデータ配線を形成する段階と、保護膜を形成する段階と、前記ゲートパッドと、前記データパッドと前記ドレーン電極とを、前記ゲート絶縁膜と共に前記保護膜をパターンニングして各々露出する接触孔を形成する段階と、前記接触孔を通じて前記ゲートパッドと前記データパッドと前記ドレーン電極とが各々連結される補助ゲートパッドと、補助データパッドと、画素電極とを、透明導電膜を積層しパターンニングして形成する段階を含み、前記画素電極を形成する段階において、前記データ線に対して両側に位置する二つの画素電極が互いに反転対称をなすように薄膜トランジスタ基板の製造方法を製造する。

#### 【0013】

この時、前記データ配線及び前記半導体層は、第1部分と、前記第1部分より厚さの薄い第2部分と、前記第2部分より厚さの薄い第3部分とを有する感光膜パターンを用いる写真エッチング工程において共に形成することが好ましい。また、前記写真エッチング工程において、前記第2部分は前記ソース電極と前記ドレーン電極の間に位置するように形成し、前記第1部分は前記データ配線上部に位置するように形成する。

#### 【発明の効果】

#### 【0014】

本発明によれば、液晶表示装置の開口率を向上し、画像信号の歪曲を減少させることができる。

#### 【発明を実施するための最良の形態】

#### 【0015】

添付した図面を参照して本発明の実施例に対して本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な形

態で実現することができ、ここで説明する実施例に限定されない。

【0016】

図面は、各種の層及び領域を明確に表現するために厚さを拡大して示している。明細書全体を通じて類似した部分については同一図面符号を付けている。層、膜、領域、板、基板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時は、中間に他の部分がないことを意味する。

【0017】

以下、図面を参照して本発明の実施例による液晶表示装置用薄膜トランジスタ基板の構造について説明する。

10

【0018】

図1は本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図2は本発明の第1実施例による液晶表示装置用カラーフィルター基板の配置図である。図3は本発明の第1実施例による液晶表示装置の配置図であり、図4は図3のI-V-I'線に沿った断面図である。

【0019】

液晶表示装置は、下部基板110とこれと対向している上部基板210及び下部基板110と上部基板210の間に注入され基板210、220に垂直に配向されている液晶分子を含む液晶層3からなる。

【0020】

ガラスなどの透明な絶縁物質からなる下部基板110上には、ITO(indium tin oxide)やIZO(indium zinc oxide)などの透明な導電物質からなり、切開部191、192、193を有する画素電極190が形成されており、各画素電極190は、薄膜トランジスタに連結されて画像信号電圧の印加を受ける。この時、薄膜トランジスタは、走査信号を伝達するゲート線121と画像信号を伝達するデータ線171に各々連結されており、走査信号によってオン／オフする。また、下部基板110の下面には、下部偏光板12が付着されている。ここで、画素電極190は、反射型液晶表示装置である場合には、透明な物質から形成されていないこともあり、そのときには下部偏光板12も不要となる。

20

【0021】

また、ガラスなどの透明な絶縁物質からなる上部基板210の下面には光漏れを防止するためのブラックマトリックス220と赤、緑、青のカラーフィルター230とITOまたはIZOなどの透明な導電物質からなる基準電極270とが形成されている。ここで、基準電極270には、切開部271、272、273が形成されている。ブラックマトリックス220は、画素領域の周囲部分だけでなく、基準電極270の切開部271、272、273と重畳する部分にも形成することができる。これは、切開部271、272、273によって発生する光漏れを防止するためである。

30

【0022】

第1実施例による液晶表示装置についてより詳細に説明する。

【0023】

下部の絶縁基板110上における横方向には、ゲート線121が形成されている。ゲート線121には、ゲート電極123が形成されている。絶縁基板110上には、ゲート線121と平行な維持電極線131が形成されている。維持電極線131は、縦方向に形成されている二つの維持電極133a、133bに分岐しており、また、これら二つの維持電極133a、133bは、横方向に形成されている維持電極133cによって互いに連結されている。この時、維持電極線131は2つ以上であることもできる。ゲート線121、ゲート電極123、維持電極線131及び維持電極133は、アルミニウムまたはクロムなどの金属で形成されることが好ましい。この時、これらは単一層で形成することもでき、クロム層とアルミニウム層を連続積層してなる二重層で形成することもできる。これらは、この他にも多様な金属を用いて形成することができる。

40

50

## 【0024】

ゲート線121と維持電極線131及び維持電極133の上には、窒化ケイ素などからなるゲート絶縁膜140が形成されている。

## 【0025】

ゲート絶縁膜140の上には、縦方向にデータ線171が形成されている。データ線171には分枝としてソース電極173が形成され、ソース電極173に隣接してドレーン電極175が形成されている。また、ゲート絶縁膜140上には、ゲート線121と重畳する橋部金属片172が形成されている。データ線171、ソース電極173及びドレーン電極175もゲート配線と同様にクロムとアルミニウムなどの物質で形成する。また、単一層または多重層で形成することができる。

10

## 【0026】

ソース電極173とドレーン電極175の下部には、薄膜トランジスタのチャンネル部として用いられる半導体層151が形成されており、データ線171の下には半導体層151のチャンネル部を縦方向に長く連結しているデータ線部半導体層153が形成されている。半導体層151、153の上には、ソース及びドレーン電極173、175とチャンネル部半導体層151の間の接触抵抗を減少させるための接触層161が形成されている。半導体層151、153は、非晶質シリコンで形成されるのが好ましく、接触層161はn型不純物として高濃度にドーピングされた非晶質シリコンを用いて形成する。

## 【0027】

データ線171などの上には、窒化ケイ素などの無機絶縁物や樹脂などの有機絶縁物からなる保護膜180が形成されている。保護膜180には、ドレーン電極175を露出させる接触孔181が形成されている。

20

## 【0028】

保護膜180上には、切開部191、192、193を有する画素電極190が形成されている。画素電極190はITOやIZOなどのような透明導電体やアルミニウムのような光反射特性が優れた不透明導電体を用いて形成する。画素電極190に形成されている切開部191、192、193は、横方向に形成されている横切開部192を含み、そして切開部191、192、193縦方向において画素電極190を上下に両分して位置している。また、切開部191、192、193は、画素電極190を上下部に両分して斜線方向に形成されている2つの斜線開口部191、193を含む。この時、斜線開口部191、193は互いに垂直をなしている。これはフリンジフィールドの方向を4方向に均一に分散するためである。

30

## 【0029】

一方、データ線171を中心に両方に位置する二つの画素電極190の切開部191、192、193はデータ線171に対して互いに反転対称をなしている。

## 【0030】

また、保護膜180の上には、ゲート線121を渡って維持電極133aと維持電極線131を連結する維持配線連結ブリッジ91が形成されている。維持配線連結ブリッジ91は、保護膜180とゲート絶縁膜140にかけて形成されている接触孔183、184を通じて維持電極133a及び維持電極線131に接触している。維持配線連結ブリッジ91は、橋部金属片172と重畳している。維持配線連結ブリッジ91は、下部基板110上の維持配線全体を電氣的に連結する役割をする。このような維持配線は、必要によって、ゲート線121やデータ線171の欠陥修理に利用することができ、橋部金属片172は、このような修理のためにレーザーを照射する時に、ゲート線121と維持配線連結ブリッジ91の電氣的連結を補助するために形成する。

40

## 【0031】

上部の絶縁基板210には、光漏れを防止するためのブラックマトリックス220が形成されている。ブラックマトリックス220の上には、赤、緑、青のカラーフィルター230が形成されている。カラーフィルター230の上には、切開部271、272、273を有する基準電極270が形成されている。基準電極270は、ITOまたはIZOな

50



どの透明な導電体で形成されることが好ましい。

【0032】

基準電極270の切開部271、272、273は、画素電極190の斜線開口部191、193を真ん中に介在し、これと平行な斜線部と画素電極190の端と重なっている屈折部を含む。この時、屈折部は縦方向屈折部と横方向屈折部に分類される。

【0033】

基準電極270の切開部271、272、273は、二つの画素領域間境界線（データ線と重なる部分）を中心に反転対称をなす。

【0034】

以上のような構造の薄膜トランジスタ基板とカラーフィルター基板を整列して結合し、その間に液晶物質を注入して垂直配向すれば本発明による液晶表示装置の基本構造が備えられる。薄膜トランジスタ基板とカラーフィルター基板を整列した時に画素電極190の切開部191、192、193と基準電極270の切開部271、272、273は、画素領域を複数の小ドメインに分割する。これらの小ドメインは、その内部に位置する液晶分子の平均長軸方向によって4種類に分類される。この時、データ線171を中心にその両方に位置する二つの画素領域の小ドメインは、互いに実質的な反転対称をなす。これは、画素電極190の切開部191、192、193と基準電極270の切開部271、272、273が全てデータ線171を中心に互いに反転対称をなすためである。ここで、実質的な反転対称というのは、上下基板110、210における整列誤差が発生する等の場合には、完全な反転対称とならないこともあるが、このような誤差は考慮しない場合の反転対称を意味する。

10

20

【0035】

図5aは本発明の第1実施例による液晶表示装置の8個の画素（4×2）の切開部配置と画素電極を示す配置図であり、図5bは図5aにブラックマトリックスを加えた配置図である。

【0036】

図5aのように、本発明の第1実施例による液晶表示装置は、2つの画素の切開パターンが1組となって形成された8角形パターンが4方向に連続して形成されている形を有する。

【0037】

ブラックマトリックスの配置まで考慮すれば、図5bのように、画素領域中央部の横方向屈折部を除くと、屈折部は全てブラックマトリックスによって覆われる。このような配置で、液晶表示装置の開口率は41%に達する。

30

【0038】

図6は本発明の第2実施例による液晶表示装置の断面図である。

【0039】

第2実施例による液晶表示装置は、第1実施例による液晶表示装置において基準電極の切開部271、272、273の代わりに突起281をドメイン分割手段として用いる点異なる。この時、突起281は画素電極190上に形成することもでき、また、画素電極190を小部分191、192、193に分割する代わりに突起を形成することもできる。

40

【0040】

図7は本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図8は本発明の第3実施例によるカラーフィルター基板の配置図であり、図9は本発明の第3実施例による液晶表示装置の配置図である。

【0041】

本発明の第3実施例による液晶表示装置の薄膜トランジスタ基板は、第1実施例による薄膜トランジスタ基板の中の、画素電極190の切開部の配置を除いては、図1に示すものと同一の構造を有する。以下、このような切開部191、192、193の配置についてのみ説明する。

50

## 【0042】

第3実施例による液晶表示装置用薄膜トランジスタ基板の画素電極190の切開部191、192、193は、画素電極190の中央を横切るうちに分かれて上下斜線方向に延びている中央切開部192と、画素電極190上半部と下半部に位置して、各々斜線方向にのびている斜線切開部191、193とからなる。

## 【0043】

カラーフィルター基板においてもブラックマトリックス220とカラーフィルター230の配置は第1実施例と同様であるが、カラーフィルター中の基準電極270に形成されている切開部271、272、273、274、275の形が第1実施例と異なる。以下、このような切開部271、272、273、274、275の配置についてのみ説明する。

10

## 【0044】

第1切開部271と第3切開部273は、画素領域を斜線方向に横切っており、隣接する二つの画素領域に属する切開部271、273が互いに連結されている。二つの切開部271、273の連結部は、2つの画素領域の間の部分を広く占めている。第2切開部272は、画素領域を横切っており、また隣接する二つの画素領域に属する切開部272が互いに連結されている。第2切開部272の隣接画素間の連結部も画素領域境界部を広く占めている。第4及び第5切開部274、275は画素領域の角部を広く占めており、画素領域の角部を削る形となっている。第4及び第5切開部274、275もまた隣接する二つの画素領域に属する切開部であり、互いに連結されている。また、第4及び第5切開部274、275は、縦方向に隣接している二つの画素領域間に互いに連結されている。前記で、隣接する画素領域の間の切開部を連結する部分を連結部と称したが、データ線と重畳する部分であることを強調するために重畳部と称することもできる。これは、切開部がデータ線と重畳することで、データ線にかかる容量性負荷が減少し、画像信号の歪曲が減少する効果をもたらすことを強調するための表現である。

20

## 【0045】

このような第3実施例による液晶表示装置の特徴は、基準電極270の切開部271、272、273、274、275の隣接画素間の連結部によって画素領域境界部から基準電極270の多くの部分が除去されていることである。このように、画素領域境界部から基準電極270が除去されれば、データ線171にかかる容量性負荷が減ってRC遅延による信号の歪曲を減らすことができる。これに関しては後にさらに詳細に説明する。

30

## 【0046】

図10aは本発明の第3実施例による液晶表示装置の8個の画素(4×2)の切開部と画素電極の配置を示す配置図であり、図10bは図10aにブラックマトリックスを加えた配置図である。

## 【0047】

まず、図10aによれば、本発明の第2実施例による液晶表示装置は、2個の画素の切開パターンが一組となって形成した菱形パターンが4方向に連続して形成されている形を有する。また、4個の菱形パターンの中央には十字状のパターンが一つずつ配置される。

## 【0048】

ブラックマトリックスの配置まで考慮すれば、図10bのように、画素領域の中心にある横の部分を除いては、縦と横の部分はブラックマトリックスによってブロックされている。

40

## 【0049】

また、ブラックマトリックスの配置まで考慮すれば、図10bのように、画素領域境界部に位置する第1乃至第5切開部の連結部は、殆どブラックマトリックスによって覆われる。

## 【0050】

このような配置によってデータ線にかかる容量性負荷を減少させることができ、液晶表示装置の開口率を向上させることができる。このような配置において開口率は42%に達

50

する。

#### 【0051】

以下、第3実施例による液晶表示装置においてデータ線にかかる容量性負荷の減少効果についてより詳細に説明する。

#### 【0052】

図11は基準電極の切開部とデータ線が重畳する状態を示す断面図であり、図12は基準電極のデータ線と重畳する部分の切開率によるデータ線にかかる寄生静電容量の変化を示すグラフである。

#### 【0053】

図11のように、基準電極270の切開部171がデータ線171と重畳している。この場合には、データ線171と共に静電容量を形成する基準電極270のうちのデータ線171と最も近い距離にある部分が除去されている状態であるので、両者間の静電容量は減少する。ところで、データ線171と基準電極270の間の静電容量は、RC遅延によってデータ線に沿って流れる画像信号を歪曲させるが、基準電極270の切開部をデータ線171と重畳させることで、画像信号の歪曲を減少させる効果をもたらす。

#### 【0054】

図12はデータ線171上部の基準電極270を除去した程度によって変化するデータ線171と基準電極270との間の静電容量の大きさを示す。データ線171と重畳する位置から基準電極270が全て除去された場合、全く除去されなかった場合に比べてデータ線と基準電極間の静電容量が約10%程度減少した結果を示し、データ線171と重畳する位置から基準電極270が50%程度除去された場合には、全く除去されなかった場合に比べてデータ線と基準電極間の静電容量が約5%程度減少した結果を示した。本発明の第2実施例の場合には、データ線171と重畳する位置から基準電極270が50%程度除去されたので5%程度の寄生容量の減少効果を得ることができる。寄生容量が減少すればデータ線に沿って伝送される画像信号の遅延程度が減少する。これを実際のパネルにおいてオシロスコープを利用して測定すれば表1のとおりになる。

#### 【0055】

#### 【表1】

		基準電極を除去しない	基準電極を50%除去
抵抗 (k $\Omega$ )		44.9	46
遅延 ( $\mu$ s)	60gray	5.724	5.513
	256gray	6.443	6.123

以下、このような構造と効果を有する本発明の実施例による液晶表示装置用薄膜トランジスタ基板を製造する方法について説明する。

#### 【0056】

はじめに、図13乃至図17を参照して、5枚のフォトマスクを用いる方法について説明する。

#### 【0057】

図13のように、基板110上に、物理、化学的な特性の優れたCrまたはMo合金などを蒸着して第1ゲート配線層211、231、251を積層し、低抵抗のAlまたはAg合金などを蒸着して第2ゲート配線層212、232、252を積層し、パターンニングして、ゲート線121、ゲート電極123及びゲートパッド125を含む横方向にのびているゲート配線を形成する。この時、図示されていないが、維持電極配線も形成する（第1マスク）。

#### 【0058】

ここで、第1ゲート配線層211、231、251をMo合金で形成し、第2ゲート配線層212、232、252をAg合金で形成する場合には、これらの層は、Ag合金のエッチ

ング剤であるリン酸、硝酸、酢酸及び純水を混合した物質によってエッチングされる。したがって、一回のエッチング工程によって二重層のゲート配線121、123、125を形成できる。また、リン酸、硝酸、酢酸及び純水の混合物によるエッチング比率は、Mo合金よりもAg合金に対するエッチング比の方がより大きいので、ゲート配線に必要な30度程度の勾配角を得ることができる。

#### 【0059】

次に、図14に示したように、窒化ケイ素からなるゲート絶縁膜140、非晶質シリコン層、ドーピングされた非晶質シリコン層の3層膜を連続積層し、非晶質シリコン層とドーピングされた非晶質シリコン層を共に写真エッチングして、ゲート電極123の上部のゲート絶縁膜140上に半導体層151と抵抗性接触層160を形成する（第2マスク）

10

#### 【0060】

次に、図15に示したように、CrまたはMo合金などを蒸着し第1データ配線層711、731、751、791を積層し、AlまたはAg合金などを蒸着して第2データ配線層712、732、752、792を積層し、写真エッチングしてデータ配線を形成する。データ配線は、ゲート線121と交差するデータ線171、データ線171と連結されゲート電極121上部までにのびているソース電極173、データ線171の一端に連結されているデータパッド179及びソース電極173と分離され、ゲート電極121を中心にソース電極173と対向するドレーン電極175を含む。

#### 【0061】

20

次に、データ配線171、173、175、179により覆われていないドーピングされた非晶質シリコン層パターン160をエッチングしてゲート電極123を中心に両方に分離させる一方、両方のドーピングされた非晶質シリコン層163、165間の半導体層パターン151を露出させる。次に、露出された半導体層151の表面を露出させるために酸素プラズマ処理を実施することが好ましい。

#### 【0062】

次に、図16に示したように、 $a-Si:C:O$ 膜または $a-Si:O:F$ 膜を化学気相蒸着CVD法で成長させたり、窒化ケイ素などの無機絶縁膜を蒸着したり、アクリル系物質などの有機絶縁膜を塗布したりなどして保護膜180を形成する。この時、 $a-Si:C:O$ 膜の場合には、気体状態の $SiH(CH_3)_3$ 、 $SiO_2(CH_3)_4$ 、 $(SiH)_4O_4(CH_3)_4$ 、 $Si(C_2H_5O)_4$ などを基本源として使用し、 $N_2O$ または $O_2$ などの酸化剤と、ArまたはHeなどを混合した気体を流して蒸着する。また、 $a-Si:O:F$ 膜の場合には、 $SiH_4$ 、 $SiF_4$ などに $O_2$ を添加した気体を流して蒸着する。ここで、フッ素の補助源として $CF_4$ を添加することもできる（第2マスク）。

30

#### 【0063】

次に、写真エッチング工程によりゲート絶縁膜140と共に保護膜180をパターンニングして、ゲートパッド125、ドレーン電極175、及びデータパッド179を露出する接触孔181、182、183を形成する。該接触孔181、182、183は多角形や、円形に形成でき、パッド125、179を露出する接触孔181、183の形状寸法は $2mm \times 60\mu m$ 以下、 $0.5mm \times 15\mu m$ 以上が好ましい。一方、図示されていないが、維持配線連結ブリッジが維持電極線と維持電極とに接触するための接触孔もこの段階で形成される（第4マスク）。

40

#### 【0064】

最後に図17に示したように、ITOまたはIZO膜を蒸着し写真エッチングして、第1接触孔181を通じてドレーン電極175と連結される画素電極190と、第2及び第3接触孔182、183を通じてゲートパッド95及びデータパッド97と各々連結される補助ゲートパッド95及び補助データパッド97を形成する。ITOやIZOを積層する前の予熱工程で用いる気体には窒素が好ましい。これは接触孔181、182、183を通じて露出されている金属膜の上部に、金属酸化膜が形成されるのを防止するためである。一方、図示していないが、維持配線連結ブリッジもこの段階で形成され、画素電極1

50

90の開口部がデータ線171を中心にして互いに反転対称をなすように光マスクを設計する(第5マスク)。

【0065】

次に、4枚のフォトマスクを用いた本発明の実施例による薄膜トランジスタ基板の製造方法について説明する。

【0066】

図18a、18b乃至図26a、26bは、本発明の実施例による液晶表示装置用薄膜トランジスタ基板を4枚のマスク工程によって製造する工程順を示す断面図である。

【0067】

まず、図18a乃至18bによると、第1実施例と同様に、基板110上に、物理、化学的な特性の優れたCrまたはMo合金などを蒸着して第1ゲート配線層211、231、251を積層し、低抵抗のAlまたはAg合金などを蒸着して第2ゲート配線層212、232、252を積層した後、ゲート線121、ゲートパッド125、ゲート電極123を含むゲート配線と維持電極配線を形成する(第1マスク)。

【0068】

次に、図19a及び19bに示したように、窒化ケイ素からなるゲート絶縁膜140、半導体層150、接触層160を化学気相蒸着法によって、各々1,500Å乃至5,000Å、500Å乃至2,000Å、300Å乃至600Åの厚さに連続蒸着し、次に、CrまたはMo合金などからなる第1導電膜701と、AlまたはAg合金からなる第2導電膜702をスパッタリング法などにより蒸着して導電体層170を形成した後、その上に、感光膜PRを1μm乃至2μmの厚さに塗布する。

【0069】

その後、マスクを通じて感光膜PRに光を照射した後、現像して、図20a及び20bに示したように、感光膜パターンPR1、PR2を形成する。この時、感光膜パターンPR1、PR2のうち、薄膜トランジスタのチャンネル部C、即ちソース電極173とドレーン電極175との間に位置した第2部分PR2は、データ配線部A、即ちデータ配線が形成される部分に位置した第1部分感光膜パターンPR1よりも薄い厚さにし、その他の部分Bの感光膜は全て除去する。この時、チャンネル部C上の第2感光膜パターンPR2の厚さとデータ配線部Aの第1感光膜パターンPR1の厚さとの比率は、後述するエッチング工程における工程条件に従って異なる。第2部分PR2の厚さを第1部分PR1の厚さの1/2以下とすることが好ましい。例えば、4,000Å以下が良い。

【0070】

このように、位置によって感光膜の厚さを異ならせる方法には種々な方法があり、C領域の光透過量を調節するためにマスクを用いており、主にスリットや格子状のパターンを形成したり、半透明膜の方法がある。この時、スリット間に位置したパターンの線幅やパターン間の間隔、即ちスリットの幅は、露光時に使用する露光器の分解能より小さいことが好ましく、半透明膜を用いる場合には、マスク作製時に透過率を調節するために、異なる透過率を有する薄膜を利用したり、厚さの異なる薄膜を用いることができる。

【0071】

このようなマスクによって感光膜に光を照射すれば、光に直接露出される部分では高分子が完全に分解され、スリットパターンや半透明膜が形成されている部分では、光の照射量が少ないので高分子は不完全分解状態となり、遮光膜厚で遮られた部分では高分子がほとんど分解されない。次に、感光膜を現像すれば、分子が分解されない高分子部分だけが残され、照射光が少なかった中央部分には光に全く照射されなかった部分よりも厚さの薄い感光膜が残される。この時、露光時間を長くすると、全ての分子が分解されてしまうので、そうならないように注意が必要である。

【0072】

このような厚さの薄い感光膜PR2は、リフローが可能な感光膜を用いて、光が完全に透過できる部分と光が完全に透過できない部分に分けられた通常のマスクで露光した後、現像しリフローさせて、感光膜が残留しない部分に感光膜の一部を流すことによっても形

成できる。

#### 【0073】

次に、感光膜パターンPR2及びその下部の膜など、即ち導電体層170、接触層160及び半導体層150に対するエッチングを施す。この時、データ配線部Aには、データ配線及びその下部の膜などがそのまま残され、チャンネル部Cには、半導体層だけが残されなければならない、その他の部分Bには、前記の3層150、160、170が全て除去されてゲート絶縁膜140が露出される。

#### 【0074】

まず、図21a及び図21bに示したように、その他の部分Bの露出されている導電体層170を除去して、その下部の部分である接触層150を露出させる。この過程では、乾式エッチングまたは湿式エッチング法を全て施すことができ、導電体層170はエッチングされるが、感光膜パターンPR1、PR2はほとんどエッチングされない条件下で行うのが良い。しかし、乾式エッチングの場合、導電体層170だけをエッチングし、感光膜パターンPR1、PR2はエッチングされない条件を見つけることが難しいので、感光膜パターンPR1、PR2も共にエッチングされる条件下で行うこともできる。そのときは、湿式エッチングの場合よりも第2部分PR2の膜厚を厚くして、エッチングを通して、第2部分PR2が除去されて下部の導電体層170が露出されることが生じないようにする。

#### 【0075】

このようにすれば、図21a及び図21bに示したように、チャンネル部C及びデータ配線部Aの導電体層171、173、175、179と保持容量用電極177だけが残され、その他の部分Bの導電体層は全て除去されて、その下部の接触層150が露出される。該残された導電体パターン171、173、175、179は、ソース及びドレイン電極173、175が分離されず連結されている点を除けば、データ配線171、173、175、179の形態と同一である。なお、乾式エッチングを施した場合、感光膜パターンPR1、PR2もある程度の厚さがエッチングされる。

#### 【0076】

次に、図22a及び図22bに示したように、その他の部分Bの露出された接触層150及びその下部の半導体層150を感光膜の第2部分PR2と共に乾式エッチング法で同時に除去する。この時のエッチングは、感光膜パターンPR1、PR2と接触層150及び半導体層150（半導体層と中間層はエッチング選択性がほとんどない）が同時にエッチングされ、ゲート絶縁膜140はエッチングされない条件下で行うべきであり、特に感光膜パターンPR1、PR2と半導体層150に対するエッチング比率がほぼ同一な条件でエッチングすることが好ましい。例えば、SF<sub>6</sub>とHClの混合気体やSF<sub>6</sub>とO<sub>2</sub>の混合気体を用いれば、ほぼ同一な厚さに二つの膜をエッチングできる。感光膜パターンPR1、PR2と半導体層150に対するエッチング比率が同一な場合、第2部分PR2の厚さは、半導体層150と接触層150の厚さを合せたものと同じであるか、それより小さくしなければならない。

#### 【0077】

このようにして、図22a及び図22bに示したように、チャンネル部Cの第2部分PR2が除去されてソース/ドレイン用導電体パターン173、175が露出され、その他の部分Bの接触層150及び半導体層150が除去されてその下部のゲート絶縁膜140が露出される。一方、データ配線部Aの第1部分PR1もエッチングされて厚さが薄くなる。そして、この段階で半導体パターン151、153、157が完成する。半導体パターン151、153、157の上には、接触層161、163、165、169が形成されている。

#### 【0078】

次に、アッシング処理によってチャンネル部Cのソース/ドレイン用導電体パターン173、175の表面の残留物を除去する。

#### 【0079】

次に、図 2 3 a 及び図 2 3 b に示したように、チャンネル部 C のソース/ドレイン用導電体パターン 1 7 3、1 7 5、及びその下部のソース/ドレイン用接触層パターン 1 6 3、1 6 5 をエッチングして除去する。ここで、ソース/ドレイン用導電体パターン 1 7 3、1 7 5 とソース/ドレイン接触層パターン 1 6 3、1 6 5 の両方に対しては乾式エッチング法で、また、ソース/ドレイン用導電体パターン 1 7 3、1 7 5 に対しては湿式エッチング法で、さらに、ソース/ドレイン接触層パターン 1 6 3、1 6 5 に対しては乾式エッチング法でエッチング処理を施すことができる。前者の場合、ソース/ドレイン用導電体パターン 1 7 3、1 7 5 と接触層パターン 1 6 3、1 6 5 のエッチング選択度の大きい条件下でエッチングを施すことが好ましく、これは、エッチング選択度の大きくない場合に、エッチングの終了点を見つけ難く、チャンネル部 C に残される半導体パターン 1 5 1 の厚さ調節が容易ではないためである。湿式エッチングと乾式エッチングとを交互に実施する後者の場合には、湿式エッチングされるソース/ドレイン用導電体パターン 1 7 3、1 7 5 の側面はエッチングされるが、乾式エッチングされる接触層パターン 1 6 3、1 6 5 はほとんどエッチングされず、階段状に形成される。接触層 1 6 3、1 6 5 及び導電体パターン 1 7 3、1 7 5 をエッチングする時に用いられるエッチング気体の例として、 $\text{CF}_4$  と  $\text{HCl}$  の混合気体や  $\text{CF}_4$  と  $\text{O}_2$  の混合気体が挙げられる。 $\text{CF}_4$  と  $\text{O}_2$  の混合気体を用いれば、均一な厚さの半導体パターン 1 5 1 を残すことができる。この時、図 2 2 b に示したように、半導体パターン 1 5 1 の一部が除去されて厚さが薄くなることもあり、感光膜パターンの第 1 部分 P R 1 もある程度の厚さがエッチングされる。この時のエッチングは、ゲート絶縁膜 1 4 0 がエッチングされない条件下で行うべきであり、第 1 部分 P R 1 がエッチングされてその下部のデータ配線 1 7 1、1 7 3、1 7 5、1 7 9 及び保持容量用電極 1 7 7 が露出されることがないように、感光膜パターンが厚いことが好ましい。

#### 【0080】

このようにすれば、ソース電極 1 7 3 とドレイン電極 1 7 5 が分離され、データ配線 1 7 1、1 7 3、1 7 5、1 7 9 とその下部の接触層パターン 1 6 1、1 6 3、1 6 5 が完成する。

#### 【0081】

最後に、データ配線部 A に残っている感光膜の第 1 部分 P R 1 を除去する。ところで、第 1 部分 P R 1 の除去は、チャンネル部 C ソース/ドレイン用導電体パターン 1 7 3、1 7 5 を除去したのちに、その下の接触層パターン 1 6 3、1 6 5 をエッチングする前にも実施できる。

#### 【0082】

前述したように、湿式エッチングと乾式エッチングとを交互に施したり、乾式エッチングだけを施すことができる。後者の場合に、1 種類のエッチング法だけを用いるので工程が比較的簡単であるが、適当なエッチング条件を見つけることが難しい。反面、前者の場合には、エッチング条件は比較的簡単に見つけれられるが、工程が後者に比べて面倒な点がある。

#### 【0083】

次に、図 2 4 a 及び図 2 4 b に示したように、 $\text{a-Si:C:O}$  膜または  $\text{a-Si:O:F}$  膜を化学気相蒸着 CVD 法によって成長させたり、窒化ケイ素などの無機絶縁物質を蒸着したり、またはアクリル系物質などの有機絶縁物質を塗布して保護膜 1 8 0 を形成する。この時、 $\text{a-Si:C:O}$  膜の場合には、気体状態の  $\text{SiH}(\text{CH}_3)_3$ 、 $\text{SiO}_2(\text{CH}_3)_4$ 、 $(\text{SiH})_4\text{O}_4$ 、 $(\text{CH}_3)_4$ 、 $\text{Si}(\text{C}_2\text{H}_5\text{O})_4$  などを基本源として使用し、 $\text{N}_2\text{O}$  または  $\text{O}_2$  などの酸化剤と Ar または He などとを混合した気体を流して蒸着する。そして、 $\text{a-Si:O:F}$  膜の場合には、 $\text{SiH}_4$ 、 $\text{SiF}_4$  などに  $\text{O}_2$  を添加した気体を流して蒸着する。この時、フッ素の補助源として  $\text{CF}_4$  を添加することも出来る（第 2 マスク）。

#### 【0084】

次に、図 2 5 a 及び図 2 5 b に示したように、保護膜 1 8 0 をゲート絶縁膜 1 4 0 と共に写真エッチングして、ドレイン電極 1 7 5、ゲートパッド 1 2 5、データパッド 1 7 9、

及び保持容量用電極 177 を各々露出する接触孔 181、182、183、184 を形成する。この時、パッド 125、179 を露出する接触孔 182、183 の形状寸法は、 $2\text{ mm} \times 60\text{ }\mu\text{ m}$  以下、 $0.5\text{ mm} \times 15\text{ }\mu\text{ m}$  以上が好ましい。一方、図示されていないが、維持配線連結ブリッジが維持電極線及び維持電極と接触するための接触孔もこの段階で形成される（第 3 マスク）。

#### 【0085】

最後に、図 26 a 及び図 26 b に示したように、ITO 層または IZO 層を蒸着し写真エッチングして、ドレーン電極 175 及び保持容量用電極 177 と連結された画素電極 190、ゲートパッド 95 と連結された補助ゲートパッド 95、及びデータパッド 97 と連結された補助データパッド 97 を形成する。一方、図示されていないが、維持配線連結ブリッジもこの段階で形成され、画素電極 190 の切開部がデータ線 171 を中心にして互いに反転対称をなすようにフォトマスクを設計する（第 4 マスク）。

10

#### 【0086】

この時、画素電極 190、補助ゲートパッド 95 及び補助データパッド 97 を IZO で形成する場合には、エッチング液としてクロムエッチング液を用いるので、これらを形成するための写真エッチング過程で、接触孔を通じて露出されたデータ配線やゲート配線金属が腐食することを防止できる。このようなクロムエッチング液としては、 $(\text{HNO}_3 / (\text{NH}_4)_2\text{Ce}(\text{NO}_3)_6 / \text{H}_2\text{O})$  などがある。また、接触部の接触抵抗を最少に抑えるためには、IZO を常温から  $200^\circ\text{C}$  以下の範囲で積層することが好ましく、IZO 薄膜を形成するために用いられるため、 $\text{In}_2\text{O}_3$  及び  $\text{ZnO}$  を含むことが好ましく、 $\text{ZnO}$  の含有量は  $15\text{--}20\text{ at}\%$  範囲が好ましい。

20

#### 【0087】

一方、ITO や IZO を積層する前の予熱工程で使用する気体としては窒素が好ましく、これは、接触孔 181、182、183、184 を通じて露出された金属膜の上部に金属酸化膜が形成されることを防止するためである。

#### 【0088】

以上で、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、特許請求の範囲で定義している本発明の基本概念を利用した当業者の様々な変形及び改良形態も本発明の権利範囲に属するものである。特に、画素電極と基準電極に形成する切開部の配置においては多様に変形することができる。

30

#### 【図面の簡単な説明】

#### 【0089】

【図 1】本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 2】本発明の第 1 実施例による液晶表示装置用カラーフィルター基板の配置図である。

【図 3】本発明の第 1 実施例による液晶表示装置の配置図である。

【図 4】図 3 の  $\text{IV}-\text{IV}'$  線による断面図である。

【図 5 a】本発明の第 1 実施例による液晶表示装置の 8 個画素（ $4 \times 2$ ）の切開部配置と画素電極を示す配置図である。

40

【図 5 b】図 5 a にブラックマトリックスを加えた配置図である。

【図 6】本発明の第 2 実施例による液晶表示装置の断面図である。

【図 7】本発明の第 3 実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 8】本発明の第 3 実施例によるカラーフィルター基板の配置図である。

【図 9】本発明の第 3 実施例による液晶表示装置の配置図である。

【図 10 a】本発明の第 3 実施例による液晶表示装置の 8 個画素（ $4 \times 2$ ）の切開部配置と画素電極を示す配置図である。

【図 10 b】図 10 a にブラックマトリックスを加えた配置図である。

【図 11】基準電極の切開部とデータ線が重畳する状態を示す断面図である。

50



【図 1 2】基準電極のデータ線と重畳する部分の切開率によるデータ線にかかる寄生静電容量の変化を示すグラフである。

【図 1 3】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 5 枚のマスク工程で製造する工程順の断面図である。

【図 1 4】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 5 枚のマスク工程で製造する工程順の断面図である。

【図 1 5】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 5 枚のマスク工程で製造する工程順の断面図である。

【図 1 6】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 5 枚のマスク工程で製造する工程順の断面図である。

10

【図 1 7】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 5 枚のマスク工程で製造する工程順の断面図である。

【図 1 8 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 1 8 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 1 9 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 1 9 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

20

【図 2 0 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 0 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 1 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 1 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 2 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

30

【図 2 2 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 3 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 3 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 4 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 4 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

40

【図 2 5 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 5 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 6 a】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【図 2 6 b】本発明の実施例による液晶表示装置用薄膜トランジスタ基板を 4 枚のマスク工程で製造する工程順の断面図である。

【符号の説明】

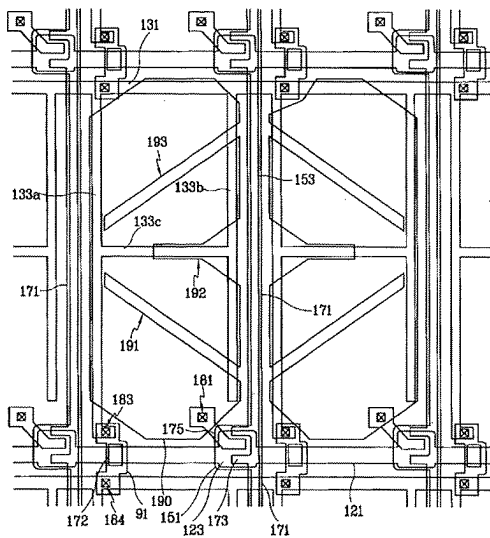
【0090】

50

1 1 0	下部基板
1 2 1	ゲート線
1 3 1	維持電極線
1 4 0	ゲート絶縁膜
1 5 1	半導体層
1 6 0	接触層
1 7 0	導電体層
1 7 3	ソース電極
1 7 5	ドレイン電極
1 8 0	保護膜
1 9 0	画素電極
2 1 0	上部基板
2 3 0	カラーフィルター
2 7 0	基準電圧

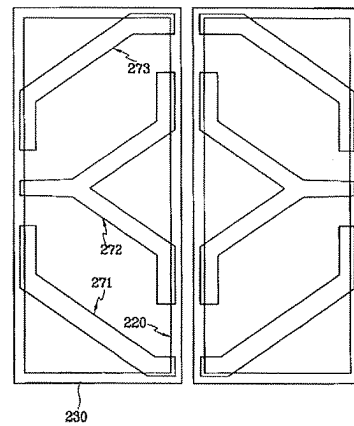
【図 1】

FIG.1

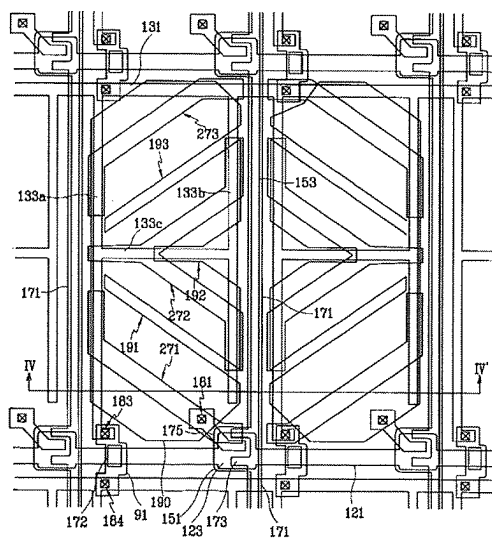


【図 2】

FIG.2



【 図 3 】  
FIG.3



【 図 4 】

FIG.4

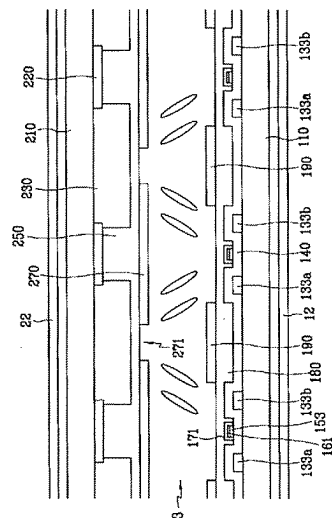


FIG.5A

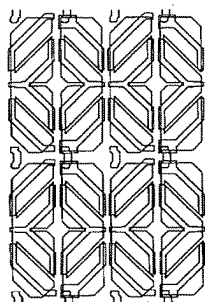
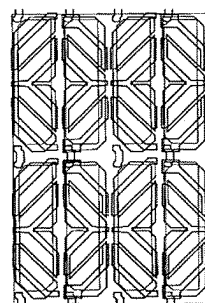
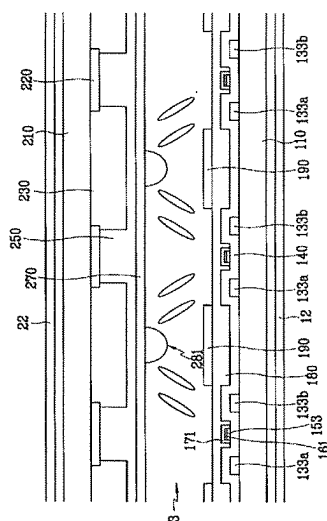


FIG.5B



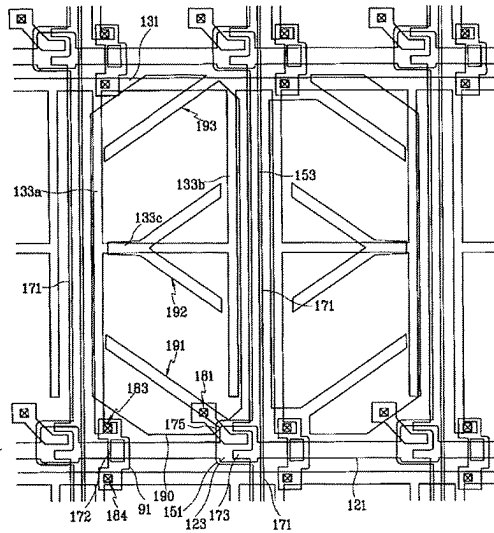
【 図 6 】

FIG.6



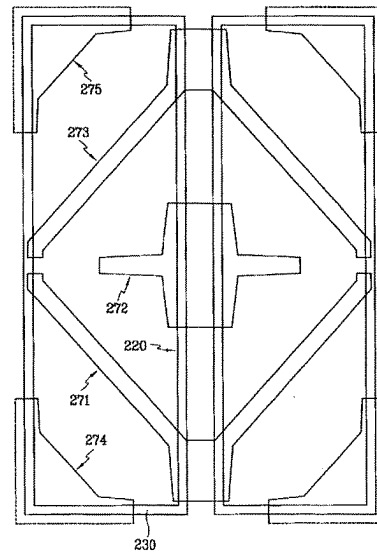
【 図 7 】

FIG.7



【 図 8 】

FIG.8



【 図 9 】

FIG.9

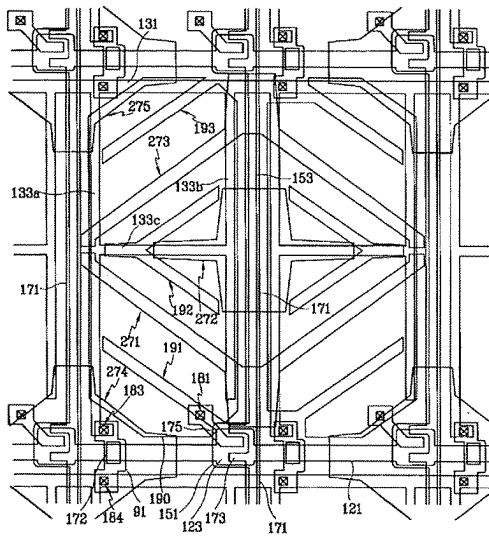


FIG.10A

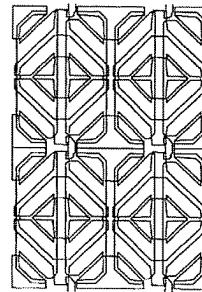
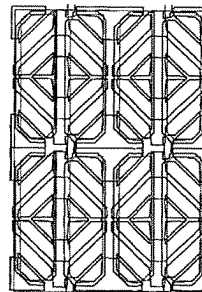
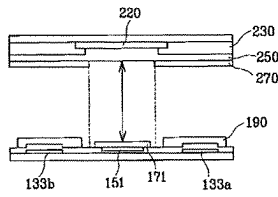


FIG.10B

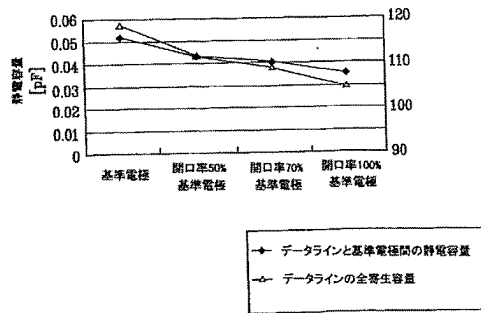


【図 1 1】

FIG.11



【図 1 2】



【図 1 3】

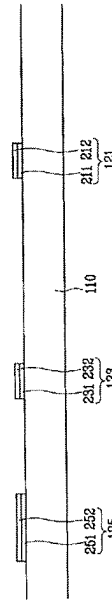
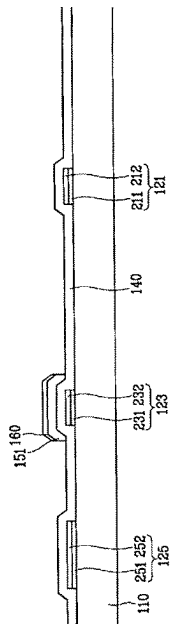


FIG.13

【図 1 4】

FIG.14



【図 1 5】

FIG.15

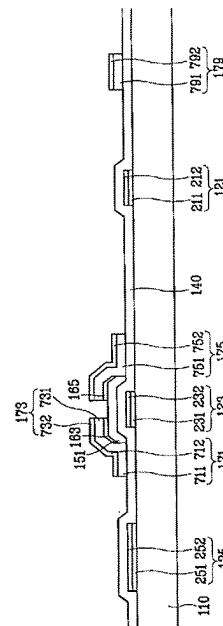


FIG. 18A

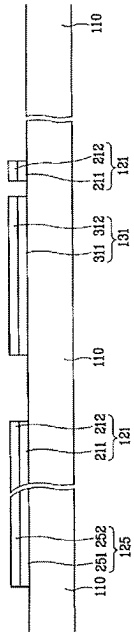


FIG.16

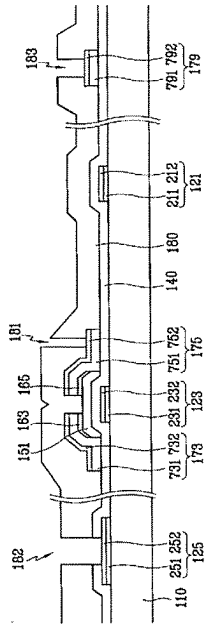


FIG. 18B

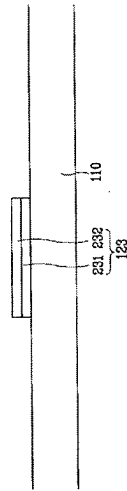
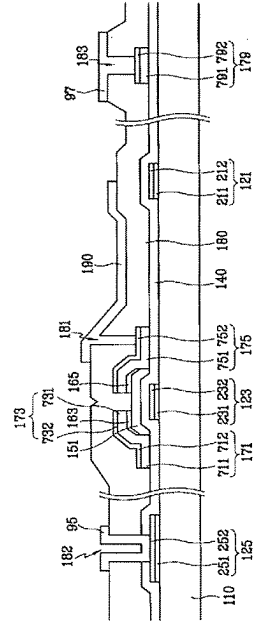


FIG.17



【 図 1 6 】

【 図 17 】

[illegible][illegible]

FIG. 21A

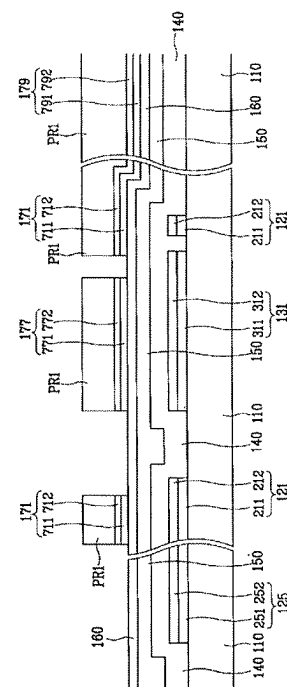


FIG. 21B

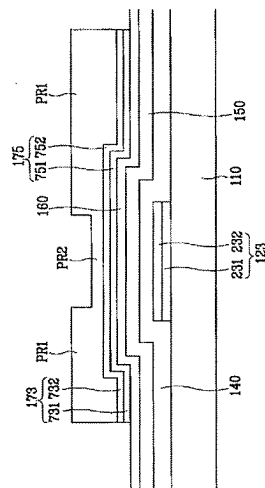




FIG.23A

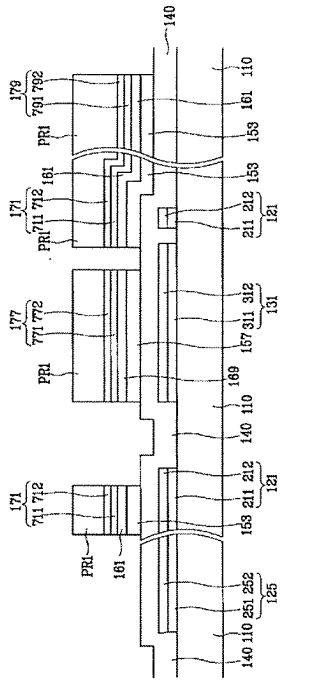


FIG.24A

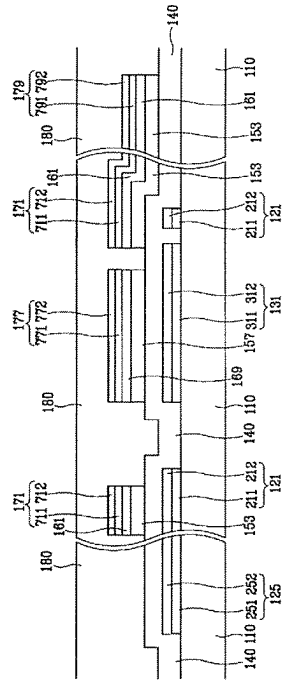


FIG.23B

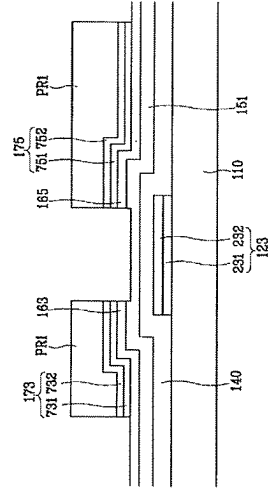


FIG. 25A

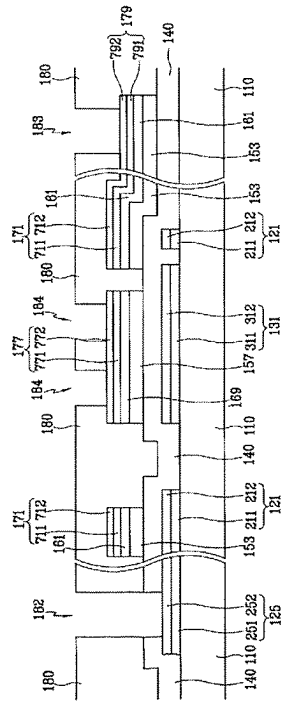


FIG. 25B

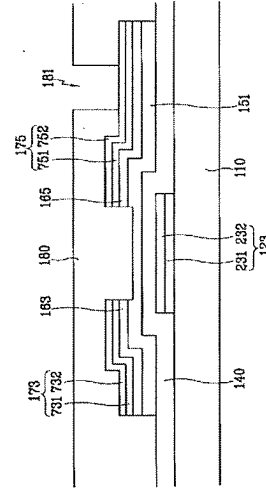


FIG. 26A

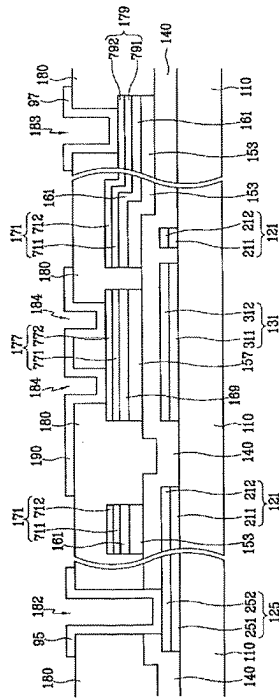
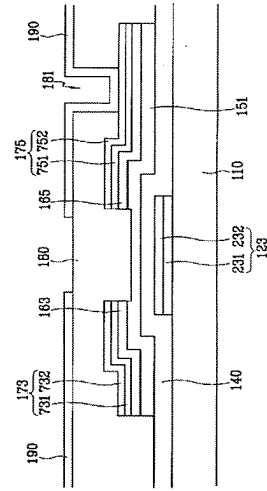


FIG. 26B



## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR02/01187

## A. CLASSIFICATION OF SUBJECT MATTER

IPC7 G02F 1/1337

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC7 G02F 1/1333, 1/1335, 1/1337

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Patents and applications for inventions since 1975, Korean Utility models and applications for Utility models since 1975  
Japanese Utility models and applications for Utility models since 1975

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 2001-48491 A (SAMSUNG ELECTRICS CO., LTD.) 15 JUNE 2001	5-12
A	KR 345961 B (SAMSUNG ELECTRICS CO., LTD.) 1 AUGUST 2002	1-12
A	KR 2002-17320 A (SAMSUNG ELECTRICS CO., LTD.) 7 MARCH 2002	1-12
A	KR 2001-39261 A (SAMSUNG ELECTRICS CO., LTD.) 15 MAY 2001	1-12

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	


Date of the actual completion of the international search

27 FEBRUARY 2003 (27.02.2003)

Date of mailing of the international search report

27 FEBRUARY 2003 (27.02.2003)

Name and mailing address of the ISA/KR

 Korean Intellectual Property Office  
920 Dunsan-dong, Seo-gu, Daejeon 302-701,  
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

CHANG, Kyung Tae

Telephone No. 82-42-481-5769



## INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR02/01187

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
KR 2001-48491	15.6. 2001	NONE	
KR 345961	1.8. 2002	NONE	
KR 2002-17320	7.5. 2002	NONE	
KR 2001-39261	15.5. 2001	NONE	

## フロントページの続き

(81) 指定国 AP (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, P T, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW

(72) 発明者 ジュン, サウンーイク

大韓民国, ソウル 135-917, カンナムーグ, ヨクサム 1-ドン, 64-20, ハンヨン  
アパート 101

(72) 発明者 パク, ウォンーヨン

大韓民国, キョンギード 442-470, スウォンーシティ, パルダルーグ, ヨントンードン,  
ドンボ アパート 621-1206

Fターム(参考) 2H090 LA01 LA04 LA05 LA15 MA01 MA15

2H092 GA13 HA04 JA24 JB56 KA05 KB24 KB25 MA47 NA01 NA04

PA02 PA08 PA09

5F110 AA02 AA30 BB01 CC07 DD02 EE03 EE04 EE06 EE14 EE23

EE24 EE43 FF03 GG02 GG15 GG44 HK03 HK04 HK06 HK09

HK16 HK22 HK32 HK33 HK34 HM04 HM18 NNG2 NN22 NN24

NN27 NN33 NN35 NN36 NN72 NN73 QQ01 QQ05 QQ09